




Patent number: CN1256613
Publication date: 2000-06-14
Inventor: SATOSHI TAKAHASHI (JP); AKIRA TSUTSUMI (JP);
HIDEYUKI KURITA (JP)
Applicant: SONY CHEMICAL CORP (JP)
Classification:
- **International:** H05K3/06
- **European:**
Application number: CN19990126650 19991120
Priority number(s): JP19980331559 19981120

Also published as:

 EP1002638 (A2)
 US6344308 (B1)
 EP1002638 (A3)

Abstract not available for CN1256613

Abstract of correspondent: **EP1002638**

A flexible circuit board comprises a polyimide insulating layer 5 with land access holes 3 and a conductor circuit layer 4 provided thereon, and is produced by coating one surface of a conductor circuit metal foil 1 side with a polyimide precursor varnish, which is dried to give a polyimide precursor layer 2, where the polyimide precursor layer 2 is provided with land access holes 3 by a photolithography process; the conductor circuit metal foil 1 is patterned by the subtractive process to form conductor circuit layer 4; and the polyimide precursor layer 4 is then imidated to form polyimide insulating layer 5.

FIG. 1 A



FIG. 1 B

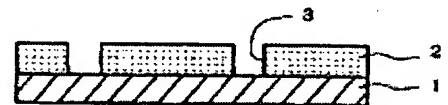


FIG. 1 C

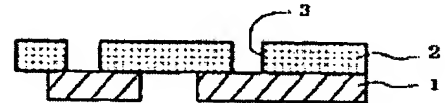
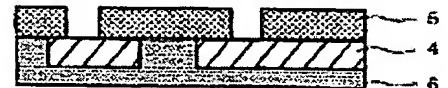


FIG. 1 D



FIG. 1 E



Data supplied from the esp@cenet database - Worldwide

[19]中华人民共和国国家知识产权局

[51]Int. Cl⁷

H05K 3/06

[12] 发明专利申请公开说明书

[21] 申请号 99126650.1

[43]公开日 2000年6月14日

[11]公开号 CN 1256613A

[22]申请日 1999.11.20 [21]申请号 99126650.1

[30]优先权

[32]1998.11.20 [33]JP [31]331559/1998

[71]申请人 索尼化学株式会社

地址 日本东京都

[72]发明人 栗田英之 高桥敏 堤 章

[74]专利代理机构 中国专利代理(香港)有限公司

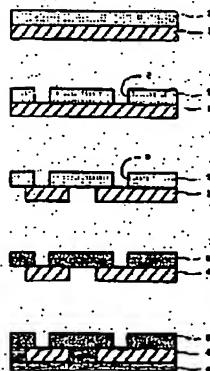
代理人 邵 红 王其顺

权利要求书 1 页 说明书 11 页 附图页数 2 页

[54]发明名称 挠性电路板的制造方法

[57]摘要

低成本、微细布线图、位置精度高、无卷曲、开孔形状自由度和焊接附着面大、焊盘导通可靠性高、导体电路层上能形成似覆盖膜的绝缘层的单通路型或双通路型单面挠性电路板。它含设有焊盘通路用开孔部的聚酰亚胺绝缘层和其上的导体电路层;由在导体电路用金属箔单面上涂聚酰亚胺前体清漆干燥形成聚酰亚胺前体层,用光刻法在聚酰亚胺前体层上设置焊盘通路用开孔部,用去除法将导体电路用金属箔制成图形形成导体电路层,将聚酰亚胺前体层酰亚胺化,形成聚酰亚胺绝缘层制造。



ISSN 1000-3-4274

专利文献出版社出版

权 利 要 求 书

1、一种由设置有焊盘通路用开孔部分的聚酰亚胺绝缘层和其上的导体电路层构成的挠性电路板的制造方法，其特征是包括以下工序 (a) - (d)：

5 (a) 在导体电路用金属箔的单面上涂敷聚酰亚胺前驱体清漆，并进行干燥，形成聚酰亚胺前驱体层的工序；

(b) 用光刻法，在聚酰亚胺前驱体层上设置焊盘通路用开孔部分的工序；

10 (c) 用去除法，将导体电路用金属箔制成图形，形成导体电路层的工序；以及

(d) 将聚酰亚胺前驱体层酰亚胺化，形成聚酰亚胺绝缘层的工序。

2、按照权利要求 1 所述的制造方法，其特征是在工序 (a) 中，干燥后的聚酰亚胺前驱体层的酰亚胺化率为 50% 以下。

15 3、一种由分别设置有焊盘通路用开孔部分的第 1 聚酰亚胺绝缘层和第 2 聚酰亚胺绝缘层和夹持其间的导体电路层构成的挠性电路板的制造方法，其特征是包括以下工序 (aa) - (ff)：

(aa) 在导体电路用金属箔的单面上涂敷聚酰亚胺前驱体清漆，并进行干燥，形成第 1 聚酰亚胺前驱体层的工序；

20 (bb) 用光刻法，在第 1 聚酰亚胺前驱体层上设置焊盘通路用开孔部分的工序；

(cc) 用去除法，将导体电路用金属箔制成图形，形成导体电路层的工序；

(dd) 在导体电路层上涂敷聚酰亚胺前驱体清漆，并进行干燥，形成第 2 聚酰亚胺前驱体层的工序；

25 (ee) 用光刻法，在第 2 聚酰亚胺前驱体层上设置焊盘通路用开孔部分的工序；以及

(ff) 将第 1 聚酰亚胺前驱体层和第 2 聚酰亚胺前驱体层酰亚胺化，分别形成第 1 聚酰亚胺绝缘层和第 2 聚酰亚胺绝缘层的工序。

30 4、按照权利要求 3 所述的制造方法，其特征是在工序 (aa) 和工序 (dd) 中，干燥后的聚酰亚胺前驱体层的酰亚胺化率为 50% 以下。

说明书

挠性电路板的制造方法

5 本发明涉及一种将设置有焊盘通路用开孔部分的聚酰亚胺绝缘层设于导体电路层的单面或双面上而构成的挠性电路板的制造方法。

挠性电路板，可分为单面挠性电路板和能够装配成比它更高密度的双面挠性电路板两大类。

10 一般，单面挠性电路板具有由设有焊盘通路用开孔部分的绝缘层和支持它的导体电路层构成的结构。根据需要，导体电路上边层叠着保护层。具有这种构造的电路板，以其单面来确保连接，因而称为单通路电路板。

这样的单面挠性电路板，通常，如以下说明的方法进行制作。即，用去除法，将聚酰亚胺支持膜片上张贴了铜箔的单面包铜膜片的该铜箔制成图形，形成导体电路层，在该导体电路层上边，通过层叠覆盖层的办法而制成。这里，
15 覆盖层的叠层，是在 1) 预先使用金属模，张贴已形成了焊盘通路用开孔部分的带有粘结剂的覆盖层，2) 将环氧树脂系保护性墨水印刷到焊盘通路用开孔部分的图形上，或 3) 张贴聚酰亚胺树脂膜之后，用蚀刻液处理或用激光照射处理，在聚酰亚胺树脂膜上形成焊盘通路用开孔部分的办法来实施的。

另一方面，双面挠性电路板，具有设置了焊盘通路用开孔部分的一对覆盖层夹持着由上层导体电路层、绝缘层和下层导体电路层构成的叠层体的结构。
20 具有这种结构的电路板，由于以其双面确保连接而称为双通路电路板。

这样的双面挠性电路板，通常，如以下说明的方法进行制作。即，在聚酰亚胺膜片的双面上张贴了铜箔的双面包铜片上，用 NC 钻头打开贯通孔，在将成为焊盘区域以外的区域被覆以保护膜之后，在贯通孔内壁表面上形成非电解
25 镀铜薄膜，进而用电镀铜法使铜加厚，制成通孔。接着，在剥去保护膜后，一边保护通孔的内壁，一边用去除法分别把双面的铜箔制成图形，形成上层导体电路层和下层导体电路层，接着，在其表面上，与单通路型的单面挠性电路板的情况同样，层叠覆盖层。由此制成双通路型的双面挠性电路板。

并且，最近，还试图把单面挠性电路板制成双通路电路板，如以下说明的
30 方法进行制作。即，把聚酰胺（ポリアミック）酸清漆涂敷到铜箔上，干燥后，

形成聚酰胺酸层，再用光刻法将该聚酰胺层制成图形，设置焊盘通路用开孔部分，进而使之酰亚胺化，制成聚酰亚胺绝缘层，用去除法将该铜箔制成图形，形成导体电路层，与单通路型的单面挠性电路板同样，在该导体电路层上边层叠覆盖层。由此制成了双通路型的单面挠性电路板。

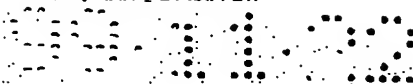
- 5 但是，现有的单通路型的单面挠性电路板的制作中，在预先设置焊盘通路用开孔部分的时候，层叠使用了金属模的覆盖层的情况下，就难以加工微细布线图形，位置精度也不足，而且开孔部的形状实质上限于圆型，形状的自由度低，因此存在难以扩大焊接粘上的面积（焊盘面积）的问题。并且，当将覆盖层层叠于导体电路层上边的时候，粘结剂就在焊盘表面处溢出来，存在使焊盘的导通可靠性降低的问题。特别是，在微细焊盘表面的情况下，因粘结剂完全堵塞焊盘表面，也会发生不能确保导通的情况。

- 并且，把环氧系保护墨水，用丝网印制到焊盘通路用开孔部分的图形上层叠覆盖层的情况下，由于以环氧系树脂作为主要成分，因此还存在所得膜的柔软性不够的问题。也可以考虑使用聚酰亚胺系保护墨水，但因吸湿性高，所以存在印制作业性差，印制厚度的控制性也不够的问题。并且，在印制中也存在着这样的问题：要将开孔部分图形充分地微细化到迄今水平以上非常困难。

- 15 并且，为对覆盖层进行层叠，在张贴了聚酰亚胺树脂薄膜以后，用蚀刻液处理，在该薄膜上形成焊盘通路用开孔部分时，需要使用高价的强碱性的试剂（碱性系联氨水溶液）作为蚀刻液，也存在难以降低含有蚀刻废液的处理的蚀刻成本的问题。另外，在用激光照射处理法来形成焊盘通路用开孔部分的情况下，因单孔处理生产效率低，而且，在焊盘上容易附着烧结异物，因此需要施行过锰酸钾溶液处理，也存在生产成本上升的问题。

- 20 另一方面，在双通路型双面挠性电路板的制造中，用 NC 钻头打开双面包铜膜上贯通孔时，为引入 NC 钻孔装置需要大量设备投资，而且因一个个打开贯通孔，也存在生产效率低的问题。并且，贯通孔的开孔端表面容易发生毛刺，还存在开孔形状不定的问题。另外，切削粉末附着于贯通孔内壁，也存在使通孔的导通可靠性下降的问题。进而，也存在双面挠性电路板的总厚度变得过厚的这种问题。

- 25 因此，作为双通路型挠性电路板，试图将双面挠性电路板置换成上述的单面挠性电路板，但在聚酰胺酸层酰亚胺化后要将铜箔制成图形，因此伴随铜



箔图形的去除，在导体回路层和聚酰亚胺膜构成的叠层体上产生卷曲。此外在对覆盖层进行叠层时，存在与上述单通路型单面挠性电路板的情况同样的问题。

5 本发明就是为解决以上的现有技术的问题而作出的，其目的在于要以低生产成本、微细布线图形且以良好的位置精度，还能一边抑制卷曲一边制造单通路型或双通路型的单面挠性电路板，而且在提高开孔部分的形状自由度，扩大焊接附着面积（焊盘面积）的同时，在不降低焊盘的导通可靠性下，可在导体电路层上形成覆盖层或与其相当的绝缘层。

10 本发明人发现：i) 聚酰胺酸等的聚酰亚胺前驱体，通过利用便宜的碱性蚀刻液的光刻法，就能以低成本、良好的位置精度、高的自由度制成图形；ii) 聚酰亚胺前驱体，在铜箔的图形化条件下，具有耐性；iii) 从而，在利用已将聚酰亚胺前驱体酰亚胺化的聚酰亚胺膜，作为单通路或双通路型的单面挠性电路板的绝缘层的情况下，可在聚酰亚胺前驱体层的酰亚胺化之前把铜箔制成图形，结果是，在不降低焊盘的导通可靠性下，可在导体电路层上边形成与覆盖膜相当的聚酰亚胺绝缘层，而得以完成达到上述目的的本发明。

15 即，本发明提供一种由设置有焊盘通路用开孔部分的聚酰亚胺绝缘层和其上的导体电路层构成的，单通路型的挠性电路板的制造方法，以包括以下工序 (a) - (d) 为特征：

20 (a) 在导体电路用金属箔的单面上涂敷聚酰亚胺前驱体清漆，进行干燥，形成聚酰亚胺前驱体层的工序；

(b) 用光刻法，在聚酰亚胺前驱体层上设置焊盘通路用开孔部分的工序；

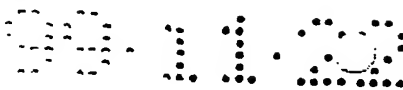
(c) 用去除法，将导体电路用金属箔制成图形，形成导体电路层的工序；以及

(d) 将聚酰亚胺前驱体层酰亚胺化，形成聚酰亚胺绝缘层的工序。

25 并且，本发明提供一种由分别设置有焊盘通路用开孔部分的第1聚酰亚胺绝缘层和第2聚酰亚胺绝缘层，和夹持其间的导体电路层构成的，双通路型的挠性电路板的制造方法，以包括以下工序 (aa) - (ff) 为特征：

(aa) 在导体电路用金属箔的单面上涂敷聚酰亚胺前驱体清漆，进行干燥，形成第1聚酰亚胺前驱体层的工序；

30 (bb) 用光刻法，在第1聚酰亚胺前驱体层上设置焊盘通路用开孔部分



的工序;

(cc) 用去除法, 将导体电路用金属箔制成图形, 形成导体电路层的工序;

(dd) 在导体电路层上涂敷聚酰亚胺前驱体清漆, 并进行干燥, 形成第 2 聚酰亚胺前驱体层的工序;

(ee) 用光刻法, 在第 2 聚酰亚胺前驱体层上设置焊盘通路用开孔部分的工序; 和

(ff) 将第 1 和第 2 聚酰亚胺前驱体层酰亚胺化, 分别形成第 1 和第 2 聚酰亚胺绝缘层的工序。

首先, 就单通路型的本发明的挠性电路板的制造方法, 一面参照图 1 一面说明每个工序。

工序 (a)

将聚酰亚胺前驱体清漆涂敷到导体电路用金属箔 1 的单面上, 并进行干燥, 形成聚酰亚胺前驱体层 2 (图 1 (a))。

具体地说, 借助于逗点涂层器、刮刀涂层器、滚轧涂层器、模口涂层器、模头涂敷器等, 将聚酰亚胺前驱体溶解于 N-甲基- α 吡咯烷酮等中的聚酰亚胺前驱体清漆, 涂敷到导体电路用金属箔 1 的单面上, 为了防止层间粘合强度的降低和后工序中发生起泡, 因此进行加热干燥来制作聚酰亚胺前驱体层 2, 使得残存挥发成分 (溶剂、因缩合而发生的水等) 含有量 (聚酰亚胺前驱体膜中的全挥发成分的重量百分率 (重量%)) 收缩到 30~50% (重量) 的范围内。

另外, 在该干燥中, 使聚酰亚胺前驱体的一部分酰亚胺化, 干燥后的聚酰亚胺前驱体层 2 的酰亚胺化率要不超过 50%。若超过 50%, 则难以利用碱性蚀刻液的光刻方法, 以微细、高精度且低成本地将聚酰亚胺前驱体层 2 制成图形。

聚酰亚胺前驱体层 2 的厚度, 过薄则机械强度变弱, 过厚则酰亚胺化后的聚酰亚胺前驱体层变硬, 使挠性电路板不能卷到规定大小的卷筒上, 因而可取的是 10~75 μm 。

并且, 作为构成聚酰亚胺前驱体层 2 的聚酰亚胺前驱体, 为了防止挠性电路板的卷曲, 酰亚胺化后的聚酰亚胺绝缘膜的热线膨胀系数, 最好是, 在酰亚胺化的条件下使用与退火后的导体电路用金属箔 1 的热线膨胀系数大致相同的。

12

这里，作为聚酰亚胺前驱体，可以使用酸二酐与二胺组成得到的聚酰胺酸类（参照特开昭 60-157286 号公报、特开昭 60-243120 号公报、特开昭 63-239998 号公报、特开平 1-245586 号公报、特开平 3-123093 号公报、特开平 5-139027 号公报）、由过剩的酸二酐与二胺组成合成的末端，具有由酸二酐的聚酰胺酸预聚物与二异氰酸酯化合物组成而得到的酰亚胺环的聚酰胺酸类（参照聚酰胺树脂手册，日刊工业新闻社发行（536 页，1988 年）；高分子讨论集，47（6），1990 年）等。其中，最好可使用由酸二酐与二胺组成而得到的聚酰胺酸类。

在这里，作为酸二酐的例子，优选的是例如，均苯四甲酸二酐（PMDA）、3,4,3',4'-联苯四羧酸二酐（BPDA）、3,4,3',4'-二苯甲酮四羧酸二酐（BTDA）和 3,3',4,4'-二苯砒四羧酸二酐（DSDA）。并且，作为二胺，优选的是例如，4,4'-二氨基二苯基醚（DPE）、对苯二胺（PDA）、4,4'-二氨基苯砒苯胺（DABA）和 4,4'-二（对氨基苯氧基）二苯砒（BAPS）。

作为导体电路用金属箔 1，可以使用跟现有的挠性电路板所用的同样的金属箔，可以举出，例如电解铜箔、SUS304 箔、SUS340 箔、铝箔、铍箔和磷青铜箔等。

另外，导体电路用金属箔 1 的厚度，通常为 8~35 μm 。

工序 (b)

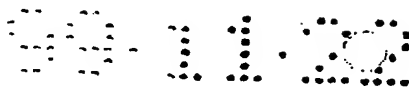
接着，在聚酰亚胺前驱体层 2 上，以微细且以良好的位置精度，通过可能形成图形的光刻方法，设置焊盘通路用开孔部分 3（图 1（b））。

具体地说，在聚酰亚胺前驱体层 2 上边，形成焊盘通路用开孔部分图形光刻胶层，用碱性蚀刻液蚀刻聚酰亚胺前驱体层 2 来设置焊盘通路用开孔部分 3，然后可以剥离焊盘通路用开孔部分图形的光刻胶层。

工序 (c)

接着，以微细且以良好的位置精度，通过利用可能的光刻技术的去除法，将导体电路用金属箔 1 制成图形，形成导体电路层 4（图 1（c））。具体地说，在以保护膜（最好是轻剥离性的弱粘带）被覆设有焊盘通路用开孔部分 3 的聚酰亚胺前驱体层 2 的表面后，再在导体电路用金属箔 1 上边形成导体电路的图形光刻胶层，用氯化铜水溶液等的蚀刻液，蚀刻导体电路用金属箔 1，形成导体电路层 4，而后，可以剥离导体电路图形的光刻胶层和保护膜。

在本发明中，在聚酰亚胺前驱体层 2 的酰亚胺化（后述的工序（d））之前，



13

把导体电路用金属箔 1 制成图形的理由如下。

即，在聚酰亚胺前驱体层 2 的酰亚胺化（后述的工序（d））之后，在将导体电路用金属箔 1 制成图形的情况下，随着除去导体电路用金属箔 1 的图形光刻胶层而在由导体电路和聚酰亚胺膜构成的叠层体上发生卷曲。但是，采用在使聚酰亚胺前驱体层 2 酰亚胺化之前把导体电路用金属箔 1 制成图形的办法，即使导体电路用金属箔 1 形成图形时会将应力加到热可塑性的聚酰亚胺前驱体层 2 上，但酰亚胺化加热处理时，首先该应力被缓和同时进行酰亚胺化，而且连接于聚酰亚胺前驱体层 2 的导体电路层 4 的面积相对地减少，其结果是，导体电路层 4 的热膨胀系数的影响也相对地减少。因此，可以防止或大幅度抑制这种卷曲的发生。

工序（d）

接着，使聚酰亚胺前驱体层 2 酰亚胺化，形成聚酰亚胺绝缘层 5。大体上，这个阶段的构造，作为双通路用电路板也可以使用，而优选的是，聚酰亚胺绝缘层 5 形成后，在导体电路层上边形成公知的绝缘性保护层 6，可成为单通路用电路板（图 1（e））。

这样，单通路型的挠性电路板，就能以低生产成本，微细布线图形且良好地位置精度进行制造。而且焊盘通路用开孔部分的形状自由度高，因此能够扩大焊接附着面积（焊盘面积）。结果是，在不降低焊盘的导通可靠性下，可在导体电路层上边形成与覆盖膜相当的聚酰亚胺绝缘层。

接着，就有关双通路型的本发明的挠性电路板制造方法，一面参照图 2 一面说明每个工序。

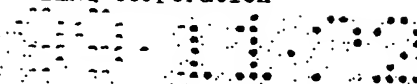
工序（aa）

依照图 1（a）所示的单通路型的挠性电路板的制造方法（a），将聚酰亚胺前驱体清漆涂敷到导体电路用金属箔 21 的单面上，进行干燥，形成第 1 聚酰亚胺前驱体层 22（图 2（a））。

工序（bb）

依照图 1（b）所示的单通路型的挠性电路板的制造方法（b），在第 1 聚酰亚胺前驱体层 22 上，以微细且良好的位置精度，通过可能形成图形的光刻方法，设置焊盘通路用开孔部分 23（图 2（b））。

工序（cc）



14

依照图 1 (c) 所示的单通路型的挠性电路板的制造方法 (c)，以微细且良好的位置精度，利用可能形成图形的光刻技术的去除法，将导体电路用金属箔制成图形，形成导体电路层 24 (图 2 (c))。

工序 (dd)

- 5 依照图 1 (a) 所示的单通路型的挠性电路板的制造方法 (a)，在导体电路层 24 上边 (与形成第 1 聚酰亚胺前驱体层 22 的面相反的侧面)，涂敷聚酰亚胺前驱体层清漆，形成第 2 聚酰亚胺前驱体层 25 (图 2 (d))。

- 10 另外，第 1 聚酰亚胺前驱体层 22 和第 2 聚酰亚胺前驱体层 25 的酰亚胺化率，分别在 50% 以下是理想的。因此，可使其间的粘合强度非常之高，电路板的可靠性也提高了。

工序 (ee)

依照图 1 (b) 所示的单通路型的挠性电路板的制造方法 (b)，在第 2 聚酰亚胺前驱体层 25 上，以微细且良好的位置精度、形成图形可能的光刻方法，设置焊盘通路用开孔部分 26 (图 2 (e))。

- 15 工序 (ff)

依照图 1 (d) 所示的单通路型的挠性电路板的制造方法 (d)，使第 1 聚酰亚胺前驱体层 22 和第 2 聚酰亚胺前驱体层 25 酰亚胺化，分别形成第 1 聚酰亚胺绝缘层 27 和第 2 聚酰亚胺绝缘层 28 (图 2 (f))。

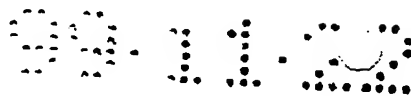
- 20 因此，双通路型的挠性电路板，能够以低生产成本、微细布线图形且良好的位置精度进行制造。而且焊盘通路用开孔部分的形状自由度高，因此能够扩大焊接附着面积 (焊盘面积)。结果是，在不降低焊盘的导通可靠性下，可在导体电路层上边叠层覆盖膜。进而，因导体电路层 24 的两侧聚酰亚胺绝缘层的热膨胀系数为大体相同，不管导体电路层的热膨胀系数大小，都能够防止或大幅度抑制电路板发生卷曲。

- 25 实施例

以下，具体说明本发明。

参考例 A1

- 30 在带有温度控制器和夹套的 60 升的反应锅里，将对苯二胺 (PDA，三井化学公司制) 1.05kg (11.2mol) 和 4, 4'-二氨基二苯基醚 (DPE，和歌山精化公司制) 0.86kg (4.8mol)，在氮气气氛下，溶解到溶剂 N-甲基-吡咯烷酮 (NMP，



15

三菱化学公司制)约45kg中。而后,在50℃下,一面将均苯四甲酸二酐(PMDA,三菱瓦斯化学公司制)3.523kg(16.14mol)慢慢加入,一面使之反应3小时。由此,调制出固态成分约12%、粘度25Pa·S(25℃)的聚酰胺酸清漆。

将所得的聚酰胺酸清漆涂敷到铜箔的上面,在80~170℃的连续炉中,使溶剂逸出后,使气氛温度升温到230~350℃,在350℃下处理30分钟,进行酰亚胺化。而且通过以氯化铜水溶液蚀刻除去铜箔,得到25μm厚的单层聚酰亚胺膜。所得的聚酰亚胺膜的热膨胀系数(使用测定装置:热机械测定器(TMA/SCC150CU, SII公司制(拉伸法:使用负荷2.5g~5g)))为 $2.2 \times 10^{-6} / K$ 。

10 参考例A2

除使用对苯二胺(PDA,三井化学公司制)5.175kg(7.2mol),且使用4,4'-二氨基二苯基醚(DPE,和歌山精化公司制)1.577kg(8.8mol)以外,通过重复参考例A1的操作,调整聚酰胺酸清漆。由该聚酰胺酸清漆得到的单层聚酰亚胺膜的热膨胀系数为 $3.1 \times 10^{-6} / K$ 。

15 实施例1

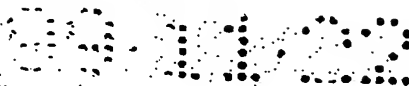
(单通路型的挠性电路板的制造)

在18μm厚,540mm宽的电解铜箔(CF-T9-LP,福田金属公司制)上,涂敷参考例A1的聚酰胺酸清漆,使干燥厚度为25μm,经过在230℃的连续炉中加热处理进行干燥,形成了聚酰亚胺前驱体层。该聚酰亚胺前驱体层的残存挥发成分含量为38.5%,由红外线光谱分析而得的酰亚胺化率为20.5%。

接着,在该聚酰亚胺前驱体层上边,涂敷耐碱性良好的光刻胶(NR-41,索尼化学公司制),溶剂干燥后的厚度为10μm,对与焊盘通路用开孔部分图形对应的图形进行曝光显影,形成蚀刻的光刻胶层,在10%氢氧化钾水溶液及温水中,蚀刻聚酰亚胺前驱体层,直至铜箔露出为止,形成各种形状(圆形、矩形等)的焊盘通路用开孔部分。而后,用常规方法除去蚀刻光刻胶层。

另外,用光学显微镜观察焊盘通路用开孔部分的底部铜箔的情况,没有溶解的聚酰胺酸树脂并不存在。

30 接着,使设有焊盘通路用开孔部分的聚酰亚胺前驱体层的表面被覆以轻剥



16

离性的弱粘合带 (PET8184, 索尼化学公司制) 作为保护膜后, 在铜箔面上层叠光刻胶膜 (SPG152, 旭化成公司制), 用光刻方法形成与导体电路图形对应的蚀刻胶图形, 在氯化铜蚀刻液中将铜箔制成图形, 通过除去蚀刻胶图形, 形成导体电路层。

- 5 接着, 剥离聚酰亚胺前驱体层表面的保护膜, 涂敷参考例 A1 的聚酰胺酸清漆, 使之在导体电路层上干燥厚为 $25\mu\text{m}$ 。在 $80\sim 170^{\circ}\text{C}$ 的连续炉中加热处理, 进而投入到氮气氛 (氧浓度 0.1% 以下) 的批处理炉中, 经 1 小时升温到 350°C , 在 350°C 下保持 15 分钟进行酰亚胺化, 形成聚酰亚胺绝缘层。而后, 在氮气气氛下, 降温到 200°C , 再在大气中冷却, 获得单通路型的挠性电路板。
- 10 就这种电路板来说, 没有发生卷曲。

在用软蚀刻法除去焊盘表面的氧化膜后, 把所得的挠性电路板浸入 300°C 的焊料浴时, 不会发生因起泡或收缩而引起异常变形, 对焊盘的焊料附着性也是良好的。

- 并且, 给挠性电路板的焊盘非电解镀锡 (60°C , 15 分钟, $1\mu\text{m}$) 的情况下,
- 15 能以良好的粘合性形成锡镀层。这时, 没有电镀液浸入焊盘周围的聚酰亚胺绝缘层与导体电路层之间的界面。

另外, 聚酰亚胺绝缘层与导体电路层之间的粘合强度, 实用上也没有任何强度问题。

实施例 2

- 20 (双通路型的挠性电路板的制造)

在 $18\mu\text{m}$ 厚, 540mm 宽的电解铜箔 (CF-T9-LP, 福田金属公司制) 上, 涂敷参考例 A2 的聚酰胺酸清漆, 使干燥厚为 $25\mu\text{m}$, 经过在 230°C 的连续炉中加热处理干燥, 形成了第 1 聚酰亚胺前驱体层。第 1 聚酰亚胺前驱体层的残存挥发成分含量为 34.0% , 由红外线光谱分析而得的酰亚胺化率为 18.5% 。

25

- 接着, 在第 1 聚酰亚胺前驱体层上边, 涂敷耐碱性良好的光刻胶 (NR-41, 索尼化学公司制), 要使溶剂干燥后的厚度为 $10\mu\text{m}$, 在与焊盘通路用开孔部分图形对应的图形上进行曝光显影, 形成蚀刻光刻胶层, 在 10% 氢氧化钾水溶液及温水中, 蚀刻第 1 聚酰亚胺前驱体层, 直至铜箔露出为止, 形成各种形状 (圆形、矩形等) 的焊盘通路用开孔部分。而后, 用常规方法除去
- 30

001100

17

蚀刻光刻胶层。

另外，用光学显微镜观察设于第 1 聚酰亚胺前驱体层的焊盘通路用开孔部分的底部的铜箔的情况，没有溶解的聚酰胺酸树脂并不存在。

接着，使设有焊盘通路用开孔部分的第 1 聚酰亚胺前驱体层的表面被覆以
5 轻剥离性的弱粘合带（PET8184，索尼化学公司制）作为保护膜后，在铜箔面上层叠光刻胶膜（SPG152，旭化成公司制），用光刻方法形成与导体电路图形对应的蚀刻胶图形，在氯化铜蚀刻液中将铜箔制成图形，通过除去蚀刻胶图形，形成导体电路层。

接着，在与第 1 聚酰亚胺层形成面相反侧的导体电路层上，涂敷参考例 A2
10 的聚酰胺酸清漆，使干燥厚度为 $25\ \mu\text{m}$ ，经过在 $80\sim 170^\circ\text{C}$ 的连续炉中加热处理进行干燥，形成了第 2 聚酰亚胺前驱体层。由红外线光谱分析而得的酰亚胺化率为 19.0%。

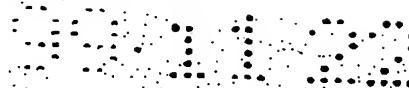
接着，在第 2 聚酰亚胺前驱体层上边，涂敷耐碱性良好的光刻胶（NR-41，索尼化学公司制），溶剂干燥后的厚度为 $10\ \mu\text{m}$ ，对与焊盘通路用开
15 孔部分图形对应的图形进行曝光显影，形成蚀刻的光刻胶层，在 10% 氢氧化钾水溶液及温水中，蚀刻第 2 聚酰亚胺前驱体层，直至铜箔露出为止，形成各种形状（圆形、矩形等）的焊盘通路用开孔部分。而后，用常规方法除去蚀刻光刻胶层。

另外，用光学显微镜观察设在第 2 聚酰亚胺前驱体上的焊盘通路用开孔部分
20 的底部铜箔的情况，没有溶解的聚酰胺酸树脂并不存在。

接着，剥离第 1 聚酰亚胺前驱体层表面的保护膜，投入到氮气气氛（氮气浓度 0.1% 以下）的批处理炉中，经 1 小时升温到 350°C ，在 350°C 下保持 15 分钟进行酰亚胺化，由第 1 聚酰亚胺前驱体层和第 2 聚酰亚胺前驱体层，分别形成第 1 聚酰亚胺绝缘层和第 2 聚酰亚胺绝缘层。而后，在氮气气氛下，降温
25 到 200°C ，再在大气中冷却，由此，获得双通路型的单面挠性电路板。就这种电路板来说，没有发生卷曲。

在用软蚀刻法除去焊盘表面的氧化膜后，把所得的挠性电路板浸入 300°C 的焊料浴的时候，不会发生因起泡或收缩而引起异常变形，对焊盘的焊料附着性也是良好的。

30 并且，给挠性电路板的焊盘进行非电解镀锡（ 60°C ，15 分钟， $1\ \mu\text{m}$ 厚）



的情况下，能以良好的粘合性形成锡镀层。这时，没有看到有电镀液浸入焊盘周围的聚酰亚胺绝缘层与导体电路层之间的界面。

另外，聚酰亚胺绝缘层与导体电路层之间的粘合强度，实用上也没有任何强度问题。

5 按照本发明的制造方法，就能以低生产成本、微细布线图形且以良好的位置精度，获得抑制了卷曲的单通路型或双通路型的挠性电路板。而且开孔部分的形状自由度高，因此能够扩大焊接附着面积（焊盘面积），而且能提高焊盘的导通可靠性。

图 1 是本发明单通路型的挠性电路板的制造工序图。

10 图 2 是本发明双通路型的挠性电路板的制造工序图。

说明书附图

图 1A

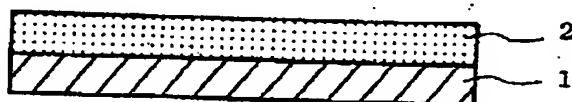


图 1B

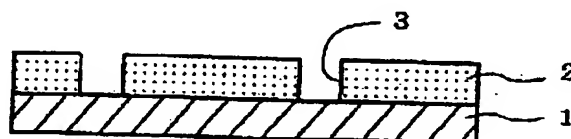


图 1C

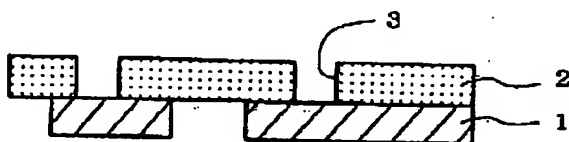
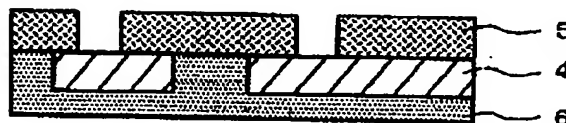


图 1D



图 1E



1102

20

图 2A

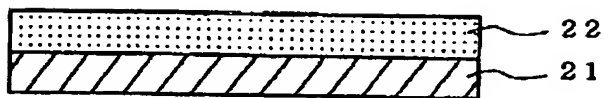


图 2B

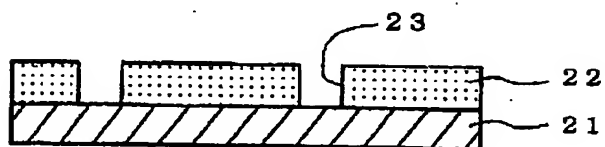


图 2C

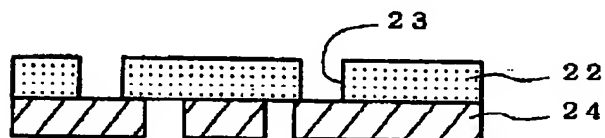


图 2D

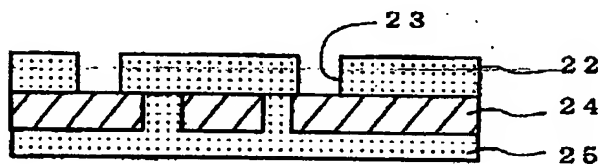


图 2E

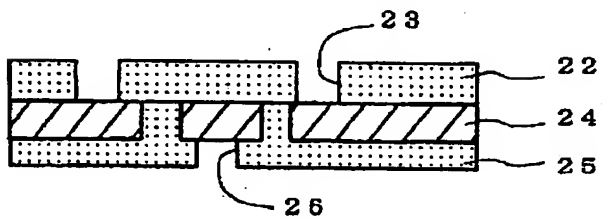


图 2F

